

2622

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Yoshiyuki NAMIZUKA
SERIAL NO: 09/725,569
FILED: November 30, 2000
FOR: IMAGE PROCESSOR



GAU: 2622
EXAMINER:

#7
J2618
3-16-02

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number [US App No], filed [US App Dt], is claimed pursuant to the provisions of **35 U.S.C. §120**.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number , filed , is claimed pursuant to the provisions of **35 U.S.C. §119(e)**.
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of **35 U.S.C. §119**, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
JAPAN	11-345356	December 3, 1999

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number .
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
(B) Application Serial No.(s)
 - ☐ are submitted herewith
 - ☐ will be submitted prior to payment of the Final Fee

RECEIVED
MAR 21 2001
Technology Center 2600

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.

Marvin J. Spivak

Registration No. 24,913

Joseph A. Scafetta, Jr.
Registration No. 26,803



22850

09/725,569



日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1999年12月 3日

出 願 番 号

Application Number:

平成11年特許願第345356号

出 願 人

Applicant (s):

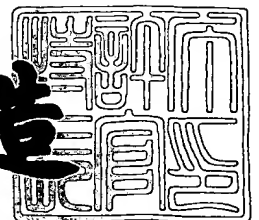
株式会社リコー

RECEIVED
MAR 21 2001
Technology Center 2600

2000年12月 1日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3097211

【書類名】 特許願

【整理番号】 9901475

【提出日】 平成11年12月 3日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 1/40

【発明の名称】 画像処理装置

【請求項の数】 6

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 波塚 義幸

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 宮崎 秀人

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 宮崎 慎也

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 樗木 杉高

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 高橋 祐二

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 刀根 剛治

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 吉澤 史男

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 福田 拓章

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 野水 泰之

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 佐藤 多加子

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 石井 理恵

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 川本 啓之

【特許出願人】

【識別番号】 000006747

【氏名又は名称】 株式会社リコー

【代理人】

【識別番号】 100104190

【弁理士】

【氏名又は名称】 酒井 昭徳

【手数料の表示】

【予納台帳番号】 041759

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

特平 1 1 - 3 4 5 3 5 6

【包括委任状番号】 9810808

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像処理装置

【特許請求の範囲】

【請求項 1】 画像データを記憶する画像メモリーと、

画像データを読み取る画像読取手段および／または画像データに対し加工編集を施す画像処理手段および／または画像データを転写紙等へ書き込む画像書込手段に接続し、前記画像読取手段により読み取られた第 1 の画像データおよび／または前記画像処理手段により画像処理が施された第 2 の画像データを受信し、前記第 1 の画像データおよび／または第 2 の画像データを前記画像メモリーに送信するとともに、前記画像メモリーに記憶されている画像データを前記画像処理手段へおよび／または前記画像書込手段へ送信する画像メモリー制御手段と、

前記各手段もしくは前記各手段間において使用される制御信号の送受信を制御するシステム制御手段と、

前記画像メモリー制御手段に対する画像データの送信元を検知する送信元検知手段と、

を備え、

前記システム制御手段は、前記送信元検知手段により検知された画像データの送信元に応じて前記画像メモリー制御手段を制御して、前記画像メモリーに対する当該画像データの送信順序を決定することを特徴とする画像処理装置。

【請求項 2】 前記画像メモリー制御手段は、画像データ制御手段を介して、前記画像読取手段および／または前記画像処理手段および／または前記画像書込手段に接続し、

前記画像データ制御手段は、前記画像メモリー制御手段と、前記画像読取手段および／または前記画像処理手段および／または前記画像書込手段との間の画像データの送受信をおこなうことを特徴とする請求項 1 に記載の画像処理装置。

【請求項 3】 前記画像メモリー、画像メモリー制御手段およびシステム制御手段を独立のコントローラーユニットとして構成することを特徴とする請求項 1 または 2 に記載の画像処理装置。

【請求項 4】 前記画像メモリー制御手段は、前記各手段と接続するバスを

制御するバス制御手段を備えたことを特徴とする請求項 1、2 または 3 に記載の画像処理装置。

【請求項 5】 画像データを圧縮する画像データ圧縮手段と、画像データの大きさが所定容量より大きいか否かを判断する容量判断手段と、
を備え、

前記画像メモリー制御手段は、前記容量判断手段が画像データを前記所定容量より大きいと判断した場合に、当該画像データを前記画像データ圧縮手段に送信する制御をおこなうことを特徴とする請求項 1 ～ 4 のいずれか一つに記載の画像処理装置。

【請求項 6】 画像データを伸張する画像データ伸張手段と、
画像データが圧縮されたものであるか否かを判断する圧縮判断手段と、
を備え、

前記画像メモリー制御手段は、前記圧縮判断手段が画像データを圧縮されたものと判断した場合に、当該画像データを前記画像データ伸張手段に送信する制御をおこなうことを特徴とする請求項 1 ～ 4 のいずれか一つに記載の画像処理装置。
。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

この発明は、デジタル画像データに対する画像処理、特に、複写機、ファクシミリ、プリンター、スキャナー等の機能を複合したデジタル複合機における画像データに対する画像処理をおこなう画像処理装置に関する。

【0 0 0 2】

【従来の技術】

従来、アナログ複写機からデジタル化された画像データの処理をおこなうデジタル複写機が登場し、さらに、デジタル複写機が複写機としての機能だけでなく、複写機の機能に加えて、ファクシミリの機能、プリンターの機能、スキャナーの機能等の各機能を複合したデジタル複合機が存在する。

【0 0 0 3】

図10は、従来技術に係るデジタル複合機のハードウェア構成を示すブロック図である。図10に示すように、デジタル複合機は、読取ユニット1001、画像処理ユニット1002、ビデオ制御部1003、書込ユニット1004の一連の各構成部、さらにはメモリー制御ユニット1005およびメモリー・モジュール1006によって形成される複写機を構成する部分（複写機部分）と、マザーボード1011を介して、追加的に外部アプリケーションユニット、すなわち、ファクシミリ制御ユニット1012、プリンター制御ユニット1013、スキャナー制御ユニット1014等のユニットが接続されることによって、デジタル複合機としての各機能を実現していた。

【0004】

読取ユニット1001においては、画像を読み取って電気信号に変換し画像処理ユニット1002に出力する。書込ユニット1004においては、ビデオ制御部1003からのデジタル画像信号を転写紙に再生画像として再生する。画像処理ユニット1002は、読取ユニット1001で読み取った画像データの劣化画像の補正、面積階調による階調再現などの画質処理をおこなう。

【0005】

ビデオ制御部1003においてはバス制御をおこなう。具体的には、画像処理ユニット1002からの入力信号と、書込ユニット1004への出力信号、メモリー制御ユニット1005への入出力信号、マザーボード1011を介した外部アプリケーションユニットとの入出力信号の調停をおこなう。

【0006】

外部アプリケーションユニットはマザーボード1011を介して接続されており、各アプリケーションユニットは独立なユニットとして機能し、各ユニットは、それぞれ独自にCPUとメモリーを搭載する。

【0007】

すなわち、複写機としての機能を実現する複写機部分は、読取ユニット1001、画像処理ユニット1002、ビデオ制御部1003、書込ユニット1004の各構成部が、システム・コントローラー1007、RAM1008、ROM1009によって各構成部の一連の動作が制御されているのに対し、ファクシミリ

制御ユニット 1 0 1 2、プリンター制御ユニット 1 0 1 3、スキャナー制御ユニット 1 0 1 4 等の各ユニットは、複写機における確立された一連の動作の一部を利用することにより各ユニットの機能を実現するものであった。

【 0 0 0 8 】

たとえば、複写機として、画像回転などのメモリー・モジュール 1 0 0 6 を使用するジョブは、画像データを画像処理ユニット 1 0 0 2 からビデオ制御部 1 0 0 3、メモリー制御ユニット 1 0 0 5 を経由してメモリー・モジュール 1 0 0 6 に格納し、画像回転処理をおこなった後に、ビデオ制御部 1 0 0 3 や書込ユニット 1 0 0 4 経路で画像再生するものである。これらの一連の制御はシステム・コントローラー 1 0 0 7 でおこなわれる。

【 0 0 0 9 】

一方、プリンター制御ユニット 1 0 1 3 におけるプリンター出力画像の展開処理などは、システム・コントローラー 1 0 0 7 およびメモリー制御ユニット 1 0 0 5 等は関与せず、プリンター制御ユニット 1 0 1 3 内の図示を省略する CPU とメモリーを独自に使用する。

【 0 0 1 0 】

換言すると、上記一連の構成部による一つのシステムとして確立している複写機部分にファクシミリ制御ユニット 1 0 1 2、プリンター制御ユニット 1 0 1 3、スキャナー制御ユニット 1 0 1 4 をアドオンすることにより、デジタル複合機の機能を実現するものであった。これは、上記一連の構成部を A S I C (A p p l i c a t i o n S p e c i f i c I n t e g r a t e d C i r c u i t) 等のハードウェアにより構成することにより、処理速度を重視する、すなわち、処理の高速化を図るという背景によるものであった。

【 0 0 1 1 】

また、読み取り信号の画像処理、メモリーへの画像蓄積、複数機能の並行動作およびそれぞれの画像処理を最適化する『画像処理装置』（たとえば、特開平 8 - 2 7 4 9 8 6 号公報）等が開示されており、各種の画像処理を一つの画像処理構成で実行できるものがあった。

【 0 0 1 2 】

【発明が解決しようとする課題】

しかしながら、上記従来技術におけるデジタル複合機においては、上述のとおり複写機部分が一つのシステムとして確立していることから、ファクシミリ制御ユニット 1 0 1 2、プリンター制御ユニット 1 0 1 3、スキャナー制御ユニット 1 0 1 4 等、上記複写機部分に接続されたユニットについては、各機能を実現するために複写機部分とは別個にそれぞれ独立してシステムを構築しなければならないという問題点があった。

【0 0 1 3】

したがって、各ユニットの機能を実現するために必要なメモリー・モジュール、制御モジュールおよびメモリー制御モジュールは、各ユニットがそれぞれ備えるように構成しなければならない。

【0 0 1 4】

そのため、各ユニットが複写機部分の備えているメモリー・モジュール 1 0 0 6 を有効に活用できないばかりか、各ユニットごとに重複したメモリー・モジュールを備えることによる装置全体としてのサイズの増大化、コストの増大化を招いてしまうという問題点があった。

【0 0 1 5】

また、各アドオンされたファクシミリ制御ユニット 1 0 1 2 やプリンター制御ユニット 1 0 1 3 等からの処理要求と読取ユニット 1 0 0 1 からの処理要求が競合した場合、装置全体の制御を複写機能部を主体として設計されたシステム・コントローラー 1 0 0 7 により制御をおこなうため、必ずしも装置全体として最適な画像処理をおこなうことができなかった。

【0 0 1 6】

たとえば、ファクシミリ制御ユニット 1 0 1 2 でファクシミリ受信が始まると、短時間の作業ですむ数枚の原稿を複写する場合であっても、ファクシミリ受信が終了するまで原稿のコピーを入手できないといった場合が生じる。すなわち、従来技術では、システム全体としてのパフォーマンスを最適にし、各ユニットを統一的に制御する制御機構が欠落しているという問題点があった。

【0 0 1 7】

また同様に、上記複写機部分が一つのシステムとして確立していることから、周辺ユニットの性能向上にともなう機能向上が効率よく図れないという問題点があった。たとえば、読取ユニット1001や書込ユニット1004のみを変更したい場合、より具体的には、400dpiであった読取ユニット1001あるいは書込ユニット1004を600dpiのものに変更したい場合に、単にユニットの交換のみの作業では装置全体の機能向上を容易におこなうことができないという問題点があった。

【0018】

すなわち、上記複写機部分全体としてすでに400dpiによって読み取り／書き込みされるように一連のシステムが確立されてしまっているため、上記のようなユニットを変換する場合は、中間処理のためのマトリックスサイズやしきい値等を変更する必要がある。また、他のユニットについても、600dpiによる読み取り／書き込みができるようにその設定内容を変更しなければならない場合がある。

【0019】

したがって、ASIC等のハードウェアで構成されている場合は、ハードウェア（カスタム化したICやLSI等）そのものを交換しなければならない。それゆえに、周辺ユニットの性能の向上にともない、周辺ユニットを交換するだけでは、装置全体の機能を容易に向上させることができないのである。

【0020】

これらは、周辺ユニットに限らず、操作性等のデジタル複合機の機能向上を図る際にも同様に起こりうる問題点でもある。すなわち、デジタル複合機の機能の向上を図るためには上記システムの内容全般にわたり変更するという作業が必要となり、設計者が容易にはデジタル複合機の機能の向上を図ることができないばかりでなく、デジタル複合機を利用する利用者に対して最新のアルゴリズムを容易に提供できないという問題点である。

【0021】

さらに、複写機を構成する部分が一つのシステムとして確立していることから、デジタル複合機を単体スキャナーあるいは単体プリンターとして活用する場

合の機能分割を容易におこなうことができないという問題点があった。

【0 0 2 2】

以上のように、従来のデジタル複合機にあっては、モジュール等の共有化、ユニットごとの交換による機能向上、複数機能の分割等、システムにおける各資源の有効活用を図るという点で最適な制御構成が構築されていないという問題点があった。特に、デジタル複合機でもっとも頻繁に使用される画像メモリーと、当該画像メモリーに対する入出力制御および各ユニットの制御の連携のとれた画像処理装置が望まれていた。

【0 0 2 3】

この発明は、上述した従来技術による問題点を解消するため、多機能を実現する際のシステムにおける各資源の有効活用を図り、システム全体として最適な制御が可能な画像処理装置を提供することを目的とする。

【0 0 2 4】

【課題を解決するための手段】

上述した課題を解決し、目的を達成するため、請求項 1 の発明に係る画像処理装置は、画像データを記憶する画像メモリーと、画像データを読み取る画像読取手段および／または画像データに対し加工編集を施す画像処理手段および／または画像データを転写紙等へ書き込む画像書込手段に接続し、前記画像読取手段により読み取られた第 1 の画像データおよび／または前記画像処理手段により画像処理が施された第 2 の画像データを受信し、前記第 1 の画像データおよび／または第 2 の画像データを前記画像メモリーに送信するとともに、前記画像メモリーに記憶されている画像データを前記画像処理手段へおよび／または前記画像書込手段へ送信する画像メモリー制御手段と、前記各手段もしくは前記各手段間において使用される制御信号の送受信を制御するシステム制御手段と、前記画像メモリー制御手段に対する画像データの送信元を検知する送信元検知手段と、を備え、前記システム制御手段が、前記送信元検知手段により検知された画像データの送信元に応じて前記画像メモリー制御手段を制御して、前記画像メモリーに対する当該画像データの送信順序を決定することを特徴とする。

【0 0 2 5】

この請求項 1 の発明によれば、システム全体を一元管理するとともに、画像メモリーを各手段において競合することなく共有することができる。

【 0 0 2 6 】

また、請求項 2 の発明に係る画像処理装置は、請求項 1 に記載の発明において、前記画像メモリー制御手段が、画像データ制御手段を介して、前記画像読取手段および／または前記画像処理手段および／または前記画像書込手段に接続し、前記画像データ制御手段が、前記画像メモリー制御手段と、前記画像読取手段および／または前記画像処理手段および／または前記画像書込手段との間の画像データの送受信をおこなうことを特徴とする。

【 0 0 2 7 】

この請求項 2 の発明によれば、画像メモリー制御の入出力デバイスの適応化を制御することができる。

【 0 0 2 8 】

また、請求項 3 の発明に係る画像処理装置は、請求項 1 または 2 に記載の発明において、前記画像メモリー、画像メモリー制御手段およびシステム制御手段を独立のコントローラーユニットとして構成することを特徴とする。

【 0 0 2 9 】

この請求項 3 の発明によれば、装置全体のパフォーマンスを考慮したコントローラーユニットの作り分けを容易におこなうことができる。

【 0 0 3 0 】

また、請求項 4 の発明に係る画像処理装置は、請求項 1、2 または 3 に記載の発明において、前記画像メモリー制御手段が、前記各手段と接続するバスを制御するバス制御手段を備えたことを特徴とする。

【 0 0 3 1 】

この請求項 4 の発明によれば、各手段との接続を容易におこない、画像データおよび制御情報の送受信を円滑におこなうことができる。

【 0 0 3 2 】

また、請求項 5 の発明に係る画像処理装置は、請求項 1 ～ 4 のいずれか一つに記載の発明において、画像データを圧縮する画像データ圧縮手段と、画像データ

の大きさが所定容量より大きいか否かを判断する容量判断手段と、を備え、前記画像メモリ制御手段が、前記容量判断手段が画像データを前記所定容量より大きいと判断した場合に、当該画像データを前記画像データ圧縮手段に送信する制御をおこなうことを特徴とする。

【0033】

この請求項5の発明によれば、画像メモリやバスの利用効率を向上することができる。

【0034】

また、請求項6の発明に係る画像処理装置は、請求項1～4のいずれか一つに記載の発明において、画像データを伸張する画像データ伸張手段と、画像データが圧縮されたものであるか否かを判断する圧縮判断手段と、を備え、前記画像メモリ制御手段が、前記圧縮判断手段が画像データを圧縮されたものと判断した場合に、当該画像データを前記画像データ伸張手段に送信する制御をおこなうことを特徴とする。

【0035】

この請求項6の発明によれば、各手段における画像データの処理を円滑におこなうことができる。

【0036】

【発明の実施の形態】

以下に添付図面を参照して、この発明に係る画像処理装置の好適な実施の形態を詳細に説明する。

【0037】

まず、本実施の形態に係る画像処理装置の原理について説明する。図1は、この発明の本実施の形態に係る画像処理装置の構成を機能的に示すブロック図である。図1において、画像処理装置は、以下に示す5つのユニットを含む構成である。

【0038】

上記5つのユニットとは、画像データ制御ユニット100と、画像データを読み取る画像読取ユニット101と、画像を蓄積する画像メモリを制御して画像

データの書込み／読出しをおこなう画像メモリー制御ユニット 1 0 2 と、画像データに対し加工編集等の画像処理を施す画像処理ユニット 1 0 3 と、画像データを転写紙等へ書き込む画像書込ユニット 1 0 4 と、である。

【 0 0 3 9 】

上記各ユニットは、画像データ制御ユニット 1 0 0 を中心に、画像読取ユニット 1 0 1 と、画像メモリー制御ユニット 1 0 2 と、画像処理ユニット 1 0 3 と、画像書込ユニット 1 0 4 とがそれぞれ画像データ制御ユニット 1 0 0 に接続されている。

【 0 0 4 0 】

(画像データ制御ユニット 1 0 0)

画像データ制御ユニット 1 0 0 によりおこなわれる処理としては以下のようなものがある。たとえば、

【 0 0 4 1 】

- (1) データのバス転送効率を向上させるためのデータ圧縮処理 (一次圧縮)
 - (2) 一次圧縮データの画像データへの転送処理、
 - (3) 画像合成処理 (複数ユニットからの画像データを合成することが可能である。また、データバス上での合成も含む。)、
 - (4) 画像シフト処理 (主走査および副走査方向の画像のシフト)、
 - (5) 画像領域拡張処理 (画像領域を周辺へ任意量だけ拡大することが可能)
 - (6) 画像変倍処理 (たとえば、5 0 % または 2 0 0 % の固定変倍)、
 - (7) パラレルバス・インターフェース処理、
 - (8) シリアルバス・インターフェース処理 (後述するプロセス・コントローラ 2 1 1 とのインターフェース)、
 - (9) パラレルデータとシリアルデータのフォーマット変換処理、
 - (1 0) 画像読取ユニット 1 0 1 とのインターフェース処理、
 - (1 1) 画像処理ユニット 1 0 3 とのインターフェース処理、
- 等である。

【 0 0 4 2 】

(画像読取ユニット 1 0 1)

画像読取ユニット 1 0 1 によりおこなわれる処理としては以下のようなものがある。たとえば、

【 0 0 4 3 】

- (1) 光学系による原稿反射光の読み取り処理、
 - (2) CCD (Charge Coupled Device : 電荷結合素子) での電気信号への変換処理、
 - (3) A/D変換器でのデジタル化処理、
 - (4) シェーディング補正処理 (光源の照度分布ムラを補正する処理)、
 - (5) スキャナ ー 補正処理 (読み取り系の濃度特性を補正する処理)、
- 等である。

【 0 0 4 4 】

(画像メモリー制御ユニット 1 0 2)

画像メモリー制御ユニット 1 0 2 によりおこなわれる処理としては以下のようなものがある。たとえば、

【 0 0 4 5 】

- (1) システム・コントローラーとのインターフェース制御処理、
- (2) パラレルバス制御処理 (パラレルバスとのインターフェース制御処理)
- (3) ネットワーク制御処理 (ネットワークを介して入力するプリント出力要求データの制御処理)、
- (4) シリアルバス制御処理 (複数の外部シリアルポートの制御処理)、
- (5) 内部バスインターフェース制御処理 (操作部とのコマンド制御処理)、
- (6) ローカルバス制御処理 (システム・コントローラーを起動させるための ROM、RAM、フォントデータのアクセス制御処理)、
- (7) 画像メモリー (メモリー群) の動作制御処理 (メモリー群の書き込み／読み出し制御処理等)、
- (8) メモリー群へのアクセス制御処理 (複数のユニットからのメモリー・ア

クセス要求の調停をおこなう処理)、

(9) データの圧縮/伸張処理(メモリー有効活用のためのデータ量の削減するための処理)、

(10) 画像編集処理(メモリー領域のデータクリアー、画像データの回転処理、メモリー上での画像合成処理等)、
等である。

【0046】

(画像処理ユニット103)

画像処理ユニット103によりおこなわれる処理としては以下のようなものがある。たとえば、

【0047】

- (1) シェーディング補正処理(光源の照度分布ムラを補正する処理)、
 - (2) スキャナー γ 補正処理(読み取り系の濃度特性を補正する処理)、
 - (3) MTF補正処理、
 - (4) 平滑処理、
 - (5) 主走査方向の任意変倍処理、
 - (6) 濃度変換(γ 変換処理:濃度ノッチに対応)、
 - (7) 単純多値化処理、
 - (8) 単純二値化処理、
 - (9) 誤差拡散処理、
 - (10) ディザ処理、
 - (11) ドット配置位相制御処理(右寄りドット、左寄りドット)、
 - (12) 孤立点除去処理、
 - (13) 像域分離処理(色判定、属性判定、適応処理)、
 - (14) 密度変換処理、
- 等である。

【0048】

(画像書込ユニット104)

画像書込ユニット104によりおこなわれる処理としては以下のようなものが

ある。たとえば、

【 0 0 4 9 】

- (1) エッジ平滑処理 (ジャギー補正処理)、
- (2) ドット再配置のための補正処理、
- (3) 画像信号のパルス制御処理、
- (4) パラレルデータとシリアルデータのフォーマット変換処理、

等である。

【 0 0 5 0 】

(デジタル複合機のハードウェア構成)

つぎに、本実施の形態に係る画像処理装置がデジタル複合機を構成する場合のハードウェア構成について説明する。図 2 は本実施の形態に係る画像処理装置のハードウェア構成の一例を示すブロック図である。

【 0 0 5 1 】

図 2 のブロック図において、本実施の形態に係る画像処理装置は、読取ユニット 2 0 1 と、センサー・ボード・ユニット 2 0 2 と、画像データ制御部 2 0 3 と、画像処理プロセッサ 2 0 4 と、ビデオ・データ制御部 2 0 5 と、作像ユニット (エンジン) 2 0 6 とを備える。また、本実施の形態に係る画像処理装置は、シリアルバス 2 1 0 を介して、プロセス・コントローラ 2 1 1 と、RAM 2 1 2 と、ROM 2 1 3 とを備える。

【 0 0 5 2 】

また、本実施の形態に係る画像処理装置は、パラレルバス 2 2 0 を介して、画像メモリー・アクセス制御部 2 2 1 とファクシミリ制御ユニット 2 2 4 とを備え、さらに、画像メモリー・アクセス制御部 2 2 1 に接続されるメモリー群 2 2 2 と、システム・コントローラ 2 3 1 と、RAM 2 3 2 と、ROM 2 3 3 と、操作パネル 2 3 4 と、フォントデータ ROM 2 3 5 と、外部シリアルポート 2 3 6 とを備える。

【 0 0 5 3 】

ここで、上記各構成部と、図 1 に示した各ユニット 1 0 0 ~ 1 0 4 との関係について説明する。すなわち、読取ユニット 2 0 1 およびセンサー・ボード・ユニ

ット 202 により、図 1 に示した画像読取ユニット 101 の機能を実現する。また同様に、画像データ制御部 203 により、画像データ制御ユニット 100 の機能を実現する。また同様に、画像処理プロセッサ 204 により画像処理ユニット 103 の機能を実現する。

【0054】

また同様に、ビデオ・データ制御部 205 および作像ユニット（エンジン）206 により画像書込ユニット 104 を実現する。また同様に、画像メモリー・アクセス制御部 221 およびメモリー群 222 により画像メモリー制御ユニット 102 を実現する。

【0055】

つぎに、各構成部の内容について説明する。原稿を光学的に読み取る読取ユニット 201 は、ランプとミラーとレンズから構成され、原稿に対するランプ照射の反射光をミラーおよびレンズにより受光素子に集光する。

【0056】

受光素子、たとえば CCD は、センサー・ボード・ユニット 202 に搭載され、CCD において電気信号に変換された画像データはデジタル信号に変換された後、センサー・ボード・ユニット 202 から出力（送信）される。

【0057】

センサー・ボード・ユニット 202 から出力（送信）された画像データは画像データ制御部 203 に入力（受信）される。機能デバイス（処理ユニット）およびデータバス間における画像データの伝送は画像データ制御部 203 において制御される。

【0058】

画像データ制御部 203 は、画像データに関し、センサー・ボード・ユニット 202、パラレルバス 220、画像処理プロセッサ 204 間のデータ転送、画像データに対するプロセス・コントローラ 211 と画像処理装置の全体制御を司るシステム・コントローラ 231 との間の通信をおこなう。また、RAM 212 はプロセス・コントローラ 211 のワークエリアとして使用され、ROM 213 はプロセス・コントローラ 211 のブートプログラム等を記憶している

【0059】

センサー・ボード・ユニット 202 から出力（送信）された画像データは画像データ制御部 203 を経由して画像処理プロセッサ 204 に転送（送信）され、光学系およびデジタル信号への量子化にともなう信号劣化（スキャナー系の信号劣化とする）を補正し、再度、画像データ制御部 203 へ出力（送信）される。

【0060】

画像メモリー・アクセス制御部 221 は、メモリー群 222 に対する画像データの書き込み／読み出しを制御する。また、パラレルバス 220 に接続される各構成部の動作を制御する。また、RAM 232 はシステム・コントローラ 231 のワークエリアとして使用され、ROM 233 はシステム・コントローラ 231 のブートプログラム等を記憶している。

【0061】

操作パネル 234 は、画像処理装置がおこなうべき処理を入力する。たとえば、処理の種類（複写、ファクシミリ送信、画像読込、プリント等）および処理の枚数等を入力する。これにより、画像データ制御情報の入力をおこなうことができる。

【0062】

つぎに、読み取った画像データにはメモリー群 222 に蓄積して再利用するジョブと、メモリー群 222 に蓄積しないジョブとがあり、それぞれの場合について説明する。メモリー群 222 に蓄積する例としては、1 枚の原稿について複数枚を複写する場合に、読取ユニット 201 を 1 回だけ動作させ、読取ユニット 201 により読み取った画像データをメモリー群 222 に蓄積し、蓄積された画像データを複数回読み出すという方法がある。

【0063】

メモリー群 222 を使わない例としては、1 枚の原稿を 1 枚だけ複写する場合に、読み取り画像データをそのまま再生すればよいので、画像メモリー・アクセス制御部 221 によるメモリー群 222 へのアクセスをおこなう必要はない。

【 0 0 6 4 】

まず、メモリー群 2 2 2 を使わない場合、画像処理プロセッサ 2 0 4 から画像データ制御部 2 0 3 へ転送されたデータは、再度画像データ制御部 2 0 3 から画像処理プロセッサ 2 0 4 へ戻される。画像処理プロセッサ 2 0 4 においては、センサー・ボード・ユニット 2 0 2 における CCD による輝度データを面積階調に変換するための画質処理をおこなう。

【 0 0 6 5 】

画質処理後の画像データは画像処理プロセッサ 2 0 4 からビデオ・データ制御部 2 0 5 に転送される。面積階調に変化された信号に対し、ドット配置に関する後処理およびドットを再現するためのパルス制御をおこない、その後、作像ユニット 2 0 6 において転写紙上に再生画像を形成する。

【 0 0 6 6 】

つぎに、メモリー群 2 2 2 に蓄積し画像読み出し時に付加的な処理、たとえば画像方向の回転、画像の合成等をおこなう場合の画像データの流れについて説明する。画像処理プロセッサ 2 0 4 から画像データ制御部 2 0 3 へ転送された画像データは、画像データ制御部 2 0 3 からパラレルバス 2 2 0 を経由して画像メモリー・アクセス制御部 2 2 1 に送られる。

【 0 0 6 7 】

ここでは、システム・コントローラ 2 3 1 の制御にもとづいて画像データとメモリー群 2 2 2 のアクセス制御、外部 PC (パーソナル・コンピュータ) 2 2 3 のプリント用データの展開、メモリー群 2 2 2 の有効活用のための画像データの圧縮／伸張をおこなう。

【 0 0 6 8 】

画像メモリー・アクセス制御部 2 2 1 へ送られた画像データは、必要に応じてデータ圧縮され、その後メモリー群 2 2 2 へ蓄積される。また、蓄積された画像データは必要に応じて読み出される。読み出された画像データは伸張され、本来の画像データに戻し画像メモリー・アクセス制御部 2 2 1 からパラレルバス 2 2 0 を経由して画像データ制御部 2 0 3 へ戻される。なお、画像メモリー・アクセス制御部 2 2 1 の処理については後に詳述する。

【0 0 6 9】

画像データ制御部 2 0 3 から画像処理プロセッサ 2 0 4 への転送後は画質処理、およびビデオ・データ制御部 2 0 5 でのパルス制御をおこない、作像ユニット 2 0 6 において転写紙上に再生画像を形成する。

【0 0 7 0】

画像データの流れにおいて、パラレルバス 2 2 0 および画像データ制御部 2 0 3 でのバス制御により、デジタル複合機の機能を実現する。ファクシミリ送信機能は読み取られた画像データを画像処理プロセッサ 2 0 4 にて画像処理を実施し、画像データ制御部 2 0 3 およびパラレルバス 2 2 0 を経由してファクシミリ制御ユニット 2 2 4 へ転送する。ファクシミリ制御ユニット 2 2 4 にて通信網へのデータ変換をおこない、公衆回線（PN） 2 2 5 へファクシミリデータとして送信する。

【0 0 7 1】

一方、受信されたファクシミリデータは、公衆回線（PN） 2 2 5 からの回線データをファクシミリ制御ユニット 2 2 4 にて画像データへ変換され、パラレルバス 2 2 0 および画像データ制御部 2 0 3 を経由して画像処理プロセッサ 2 0 4 へ転送される。この場合、特別な画質処理はおこなわず、ビデオ・データ制御部 2 0 5 においてドット再配置およびパルス制御をおこない、作像ユニット 2 0 6 において転写紙上に再生画像を形成する。

【0 0 7 2】

複数ジョブ、たとえば、コピー機能、ファクシミリ送受信機能、プリンター出力機能が並行に動作する状況において、読取ユニット 2 0 1、作像ユニット 2 0 6 およびパラレルバス 2 2 0 の使用権のジョブへの割り振りをシステム・コントローラ 2 3 1 およびプロセス・コントローラ 2 1 1 において制御する。

【0 0 7 3】

システム・コントローラ 2 3 1 はシステム全体を制御し、各リソースの起動を管理し、プロセス・コントローラ 2 1 1 はシステム・コントローラ 2 3 1 の制御の下に画像データの流れを制御する。また、デジタル複合機の機能選択は操作パネル（操作部） 2 3 4 において選択入力し、コピー機能、ファクシミリ

機能等の処理内容を設定する。

【 0 0 7 4 】

システム・コントローラ 2 3 1 とプロセス・コントローラ 2 1 1 は、パラレルバス 2 2 0、画像データ制御部 2 0 3 およびシリアルバス 2 1 0 を介して相互に通信をおこなう。具体的には、画像データ制御部 2 0 3 内においてパラレルバス 2 2 0 とシリアルバス 2 1 0 とのデータ・インターフェースのためのデータフォーマット変換をおこなうことにより、システム・コントローラ 2 3 1 とプロセス・コントローラ 2 1 1 間の通信をおこなう。

【 0 0 7 5 】

つぎに、画像処理装置全体の制御と各ユニットや制御部で共有されるメモリー群 2 2 2 との関係について説明する。図 3 は、システム制御およびメモリー制御をおこなうコントローラユニットの構成を示すブロック図である。コントローラユニット 3 0 1 は、画像処理装置全体の動きを制御するシステム・コントローラ 2 3 1 と、メモリー群 2 2 2 と、画像メモリー・アクセス制御部 2 2 1 および各種バスインターフェースを一つにモジュール化したものである。

【 0 0 7 6 】

コントローラユニット 3 0 1 は、画像処理装置全体の中での独立性を保つために、複数種類のバス経由で関連ユニット、すなわち、画像データ制御ユニット 1 0 0、画像読取ユニット 1 0 1、画像処理ユニット 1 0 3、画像書込ユニット 1 0 4 に接続する。システム・コントローラ 2 3 1 は、パラレルバス 2 2 0 を介して各機能ユニットに対し、当該ユニットの制御に必要な制御信号を送出する。また、パラレルバス 2 2 0 は、制御信号だけでなく画像データの転送にも使用される。

【 0 0 7 7 】

具体的には、コントローラユニット 3 0 1 において、システム・コントローラ 2 3 1 は、各機能ユニットの動作制御に使用される制御信号を、画像メモリー・アクセス制御部 2 2 1、パラレルバス I/F 3 0 2、パラレルバス 2 2 0 を経由して、画像データ制御部 2 0 3 に送付する。また、コントローラユニット 3 0 1 は、画像メモリー・アクセス制御部 2 2 1 の制御により、画像データを画

像データ制御部 2 0 3 から入力し、パラレルバス 2 2 0、パラレルバス I / F 3 0 2 および画像メモリー・アクセス制御部 2 2 1 を経由して、メモリー群 2 2 2 へ格納する。

【0 0 7 8】

一方、コントローラーユニット 3 0 1 は、PC（パーソナル・コンピューター）2 2 3 からプリント用データが送出されてくる場合等には、プリンターコントローラー（図示せず）との間でネットワーク 3 0 6 の制御をおこない、その他シリアルバス 3 0 7 の制御をもおこなう。

【0 0 7 9】

具体的には、ネットワーク 3 0 6 を経由してプリント出力要求データを入力する場合、コントローラーユニット 3 0 1 は、ネットワーク I / F 3 0 3 を介し、画像メモリー・アクセス制御部 2 2 1 内において当該データを受け取る。また、ネットワーク 3 0 6 を経由することなく、汎用的なシリアルバス 3 0 7 と接続する場合においても、シリアルバス I / F 3 0 4 経由で画像メモリー・アクセス制御部 2 2 1 内にプリント出力要求データを受け取る。ここで、シリアルバス I / F 3 0 4 は複数種類の I / F、たとえば USB、1 2 8 4、1 3 9 4 等の I / F を持つ。

【0 0 8 0】

ネットワーク I / F 3 0 3 経由もしくはシリアルバス I / F 3 0 4 経由で入力したプリント出力要求データは、システム・コントローラー 2 3 1 により画像データに展開される。展開先はメモリー群 2 2 2 内の所定のエリアであり、展開に必要なフォントデータはローカルバス I / F 3 0 5 を介してローカルバス 2 3 7 経由でフォントデータ ROM 2 3 5 から参照し入手する。

【0 0 8 1】

シリアルバス 3 0 7 は、たとえば PC 2 2 3 とは別の PC と接続する際に使用する外部シリアルポート 2 3 6 と接続する I / F の他、画像処理装置の操作パネル 2 3 4 との接続のための I / F もある。これはプリント展開データの送受信には使用されず、画像メモリー・アクセス制御部 2 2 1 経由でシステム・コントローラー 2 3 1 と通信し、処理手順の受け付け、システム状態の表示等をおこなう

際に使用される。

【 0 0 8 2 】

ローカルバス 2 3 7 は、前述したフォントデータ ROM 2 3 5 のほか、コントローラーユニット 3 0 1 の制御に必要な ROM 2 3 2 および RAM 2 3 3 とインターフェースを司る。

【 0 0 8 3 】

システム・コントローラー 2 3 1 とメモリー群 2 2 2 および各種バスとのインターフェース（画像データおよび制御信号の送受信）は、画像メモリー・アクセス制御部 2 2 1 を経由しておこない、メモリー群 2 2 2 を使用するジョブは画像処理装置全体の中で一元管理される。また、コントローラーユニット 3 0 1 内に、装置全体の制御を司るシステム・コントローラー 2 3 1 が備わっているので、画像処理装置のデータアクセスに関するパフォーマンスの変更は、このコントローラーユニット 3 0 1 の交換のみで対応することが可能となる。

【 0 0 8 4 】

また、各ユニットのパフォーマンス別の適応は、システム・コントローラー 2 3 1 単体のパフォーマンスとメモリー群 2 2 2 のメモリー容量およびアクセス速度を調整することにより、画像処理装置で要求されるコストとパフォーマンスの両面から最適なユニットを構成することが可能となる。

【 0 0 8 5 】

たとえば、読取ユニット 2 0 1 の解像度が向上し、画像データの容量が多くなった場合などは、メモリー群 2 2 2 のアクセス制御を調整することにより、画像処理装置全体として最適なパフォーマンスを発揮させればよい。また、必要に応じてメモリー群 2 2 2 の容量を増大したコントローラーユニット 3 0 1 に交換してもよい。

【 0 0 8 6 】

つぎに、画像メモリー・アクセス制御部 2 2 1 の機能について説明する。図 4 は、画像メモリー・アクセス制御部の各種制御を示すブロック図である。画像メモリー・アクセス制御部 2 2 1 とシステム・コントローラー 2 3 1 間における命令、データの送受信は、システム I / F 4 0 1 を介しておこなう。

【 0 0 8 7 】

基本的にはシステム・コントローラ 2 3 1 が装置全体を制御し、メモリー群 2 2 2 の資源配分も管理する。画像メモリー・アクセス制御部 2 2 1 以外のユニットの制御に関しては、システム I / F 4 0 1 およびパラレルバス制御部 4 0 2 を介し、パラレルバス 2 2 0 を経て、各種命令やデータ（制御信号）の送受信がおこなわれ、各ユニットの動作制御がおこなわれる。

【 0 0 8 8 】

画像メモリー・アクセス制御部 2 2 1 とパラレルバス 2 2 0 との接続は、パラレルバス制御部 4 0 2 の制御の下でおこなわれる。パラレルバス制御部 4 0 2 は、画像処理装置の各ユニットが基本的にパラレルバス 2 2 0 に接続されているため、バス占有の制御をおこない、これによりシステム・コントローラ 2 3 1、メモリー群 2 2 2 へのデータ送受信を管理する。

【 0 0 8 9 】

画像メモリー・アクセス制御部 2 2 1 とネットワーク 3 0 6（たとえば LAN : ローカルエリアネットワーク）との接続は、ネットワーク制御部 4 0 3 の制御の下でおこなわれる。ネットワーク制御部 4 0 3 は、ネットワーク 3 0 6 を介してネットワークに繋がる外部拡張機器（接続機器）とのデータ送受信を管理する。システム・コントローラ 2 3 1 は、ネットワーク 3 0 6 上の接続機器の動作自体の管理には関与しないが、画像メモリー・アクセス制御部 2 2 1 側のインターフェースに関する制御はおこなう。本実施例では 1 0 0 B a s e - T に対する制御を付加してある。

【 0 0 9 0 】

画像メモリー・アクセス制御部 2 2 1 とシリアルバス 3 0 7 との接続は、複数のシリアルポート 4 0 4 によりシリアルポート制御部 4 0 5 の制御の下でおこなわれる。シリアルポート 4 0 4 はバスの種類だけポート制御機構を持たせてあり、本実施例では、シリアルポート制御部 4 0 5 が、前述のごとく、USB、IEEE 1 2 8 4 等に対するポート制御をおこなう。また、シリアルポート制御部 4 0 5 は外部シリアルポート 2 3 6 とは別に、操作パネル 2 3 4 との間でのコマンド受け付けもしくは表示に関するデータ送受信を制御する。

【0091】

画像メモリー・アクセス制御部 221 とローカルシリアルバス（ローカルバス）237 との接続は、ローカルバス制御部 406 の制御の下でおこなわれる。具体的には、ローカルバス制御部 406 は、システム・コントローラ 231 を起動させるために必要な RAM 232、ROM 233 およびプリンターコードデータを展開するフォントデータ ROM 235 の繋がるローカルバス 237 との I/F をおこなう。また、画像メモリー・アクセス制御部 221 とメモリー群 222 との接続は、メモリー制御部 407 の制御の下でおこなわれる。

【0092】

つぎに、画像メモリー・アクセス制御部 221 に入力される画像データをメモリー群 222 へ格納する制御について説明する。画像データ制御部 203 から送出された画像データは、パラレルバス 220 を経由して、パラレルバス制御部 402 により画像メモリー・アクセス制御部 221 内に取り込まれる。続いて、画像データは DMAC（ダイレクトメモリーアクセス制御部）408 においてシステム・コントローラ 231 の管理を離れシステムの制御と独立して取り扱われる。

【0093】

ここで、画像データをメモリー群 222 へ格納する際、メモリー群 222 へのアクセスが同時期に発生する場合がある。アクセス制御部 409 は、システム・コントローラ 231 の制御の下、複数ユニットからのアクセス要求を調停し、メモリー制御部 407 においてメモリー群 222 のアクセス動作、データの読み出し／書き込みを制御する。

【0094】

ネットワーク 306 からのメモリー群 222 へのアクセスについても同様であり、ネットワーク制御部 403 により画像メモリー・アクセス制御部 221 内に取り込まれた画像データは、DMAC 410 を経由してメモリー群 222 へ格納（アクセス）される。格納に関する複数ジョブが同時期に発生した場合は、メモリー群 222 へのアクセスをアクセス制御部 409 が調停し、メモリー制御部 407 が画像データの読み出し／書き込みをおこなう。

【 0 0 9 5 】

シリアルバス 3 0 7 からのメモリー群 2 2 2 へのアクセスについても同様であり、シリアルポート制御部 4 0 5 により画像メモリー・アクセス制御部 2 2 1 内に取り込まれた画像データは、DMAC 4 1 1 を経由してメモリー群 2 2 2 へ格納（アクセス）される。格納に関する複数ジョブが同時期に発生した場合は、メモリー群 2 2 2 へのアクセスをアクセス制御部 4 0 9 が調停し、メモリー制御部 4 0 7 がデータの読み出し／書き込みをおこなう。

【 0 0 9 6 】

PC 2 2 3 からネットワーク 3 0 6 もしくはシリアルバス 3 0 7 を経由したプリント出力データは、システム・コントローラー 2 3 1 によりローカルバス 2 3 7 上のフォントデータ ROM 2 3 5 を用いて、メモリー群 2 2 2 内のメモリーエリアに展開される。

【 0 0 9 7 】

各外部ユニットとの I / F はシステム・コントローラー 2 3 1 が管理し、その後それぞれの DMAC がメモリーアクセスを管理する。この場合各 DMAC は独立にデータ転送を実行するので、前述したごとくメモリー群 2 2 2 へのアクセスに関するジョブの衝突、各アクセス要求に対する優先付けをアクセス制御部 4 0 9 にておこなう。

【 0 0 9 8 】

メモリー群 2 2 2 へのアクセスは各 DMAC の他に、格納データのビットマップ展開のためにシステム I / F 4 0 1 を介したシステム・コントローラー 2 3 1 のアクセスも含まれる。アクセス制御部 4 0 9 でメモリー群 2 2 2 へのアクセスが許可された DMAC からの画像データもしくはシステム I / F 4 0 1 からの画像データは、メモリー制御部 4 0 7 の制御の下に直接メモリー群 2 2 2 に格納される。

【 0 0 9 9 】

画像メモリー・アクセス制御部 2 2 1 は、圧縮／伸張モジュール 4 1 2 と画像編集モジュール 4 1 3 を備えており、画像データの加工・編集をおこなう。圧縮／伸張モジュール 4 1 2 は、画像データもしくはコードデータをメモリー群 2 2

2 へ有効に蓄積できるように、データの圧縮および伸張をおこなうモジュールであり、DMAC 4 1 4 によりメモリー群 2 2 2 とのインターフェースが制御される。

【0 1 0 0】

たとえば、画像データの伸張の際は、DMAC 4 1 4 は、一旦メモリー群 2 2 2 に格納された画像データを読み出し、メモリー制御部 4 0 7 およびアクセス制御部 4 0 9 を介して圧縮／伸張モジュール 4 1 2 に送信する。圧縮／伸張モジュール 4 1 2 では画像データを伸張し、DMAC 4 1 4 の制御の下、メモリー群 2 2 2 に送信するか、外部バスへ送信（出力）する。画像データの圧縮の際は、圧縮／伸張モジュール 4 1 2 で画像データを圧縮する。なお、圧縮／伸張モジュール 4 1 2 内の動作については後述する。

【0 1 0 1】

画像編集モジュール 4 1 3 は、DMAC 4 1 5 でメモリー群 2 2 2 を制御し、メモリー群 2 2 2 の領域内でのデータ加工をおこなう。たとえば、メモリー領域のクリアー、画像データの回転処理、異なる画像同士の合成等を等をおこなう。また、編集に際してはメモリー群 2 2 2 上のアドレス制御により、処理対象のデータを変換する。ただし、圧縮された画像データを直接はコードデータやプリンターコードデータへ変換することはできず、メモリー群 2 2 2 上に展開されたビットマップ画像に対して処理をおこなう手順を踏む。メモリー群 2 2 2 を有効に使用するため、画像編集後のデータに対し必要に応じて圧縮処理を施しメモリー群 2 2 2 に格納する。

【0 1 0 2】

つぎに、画像処理装置のシステム制御とバス接続との関係を説明する。図 5 は、本実施の形態に係る画像処理装置のシステム制御とバス接続の基本構成の一例を示すブロック図である。パラレルバス 2 2 0 には、画像メモリー・アクセス制御部 2 2 1、画像データ制御部 2 0 3、ビデオ・データ制御部 2 0 5 が接続され、パラレルバス 2 2 0 を介して各ユニット間のデータ転送がおこなわれる。パラレルバス 2 2 0 上では、画像データと命令コードは区別なく所定のフォーマットで転送される。

【0 1 0 3】

装置全体の制御はシステム・コントローラー 2 3 1 により管理されるが、メモリー群 2 2 2 関連およびパラレルバス 2 2 0 の制御以外の各ユニットの直接の制御はプロセス・コントローラー 2 1 1 で制御する。すなわち、システム・コントローラー 2 3 1 はプロセス・コントローラー 2 1 1 を制御して、プロセス・コントローラー 2 1 1 経由で各ユニットの制御をおこなう。システム・コントローラー 2 3 1 とプロセス・コントローラー 2 1 1 とは、マスターとスレーブの関係でコントローラー間の通信をおこなう。

【0 1 0 4】

ここで、パラレルデータとシリアルデータのフォーマット変換については、前述したように、画像データ制御部 2 0 3 もしくはビデオ・データ制御部 2 0 5 内部でおこなわれる。システム・コントローラー 2 3 1 の制御信号は、画像メモリー・アクセス制御部 2 2 1 内のパラレルバス制御部 4 0 2 を介してパラレルバス 2 2 0 へ送出される。この制御信号は画像データ制御部 2 0 3 内に取り込まれ、パラレルデータからシリアルデータへ変換された後、シリアルバス 3 0 7 へ転送される。

【0 1 0 5】

プロセス・コントローラー 2 1 1 は、シリアルバス 3 0 7 からシステム・コントローラー 2 3 1 が送出した制御信号を受け取る。そして、その指示にもとづいて画像データ制御部 2 0 3、ビデオ・データ制御部 2 0 5 をシリアルバス 2 1 0 経由で制御する。プロセス・コントローラー 2 1 1 が画像データ制御部 2 0 3、ビデオ・データ制御部 2 0 5 を制御する間、システム・コントローラー 2 3 1 はプロセス・コントローラー 2 1 1 とは独立にシステム制御を実施する。これにより、画像処理装置の各種処理におけるパフォーマンスを向上させることが可能となる。

【0 1 0 6】

図 6 は、単体プリンターの制御構成の一例を示すブロック図である。図 5 に示した画像処理装置と比較して、この単体プリンターは、システム・コントローラー 2 3 1、画像メモリー・アクセス制御部 2 2 1、パラレルバス 2 2 0 の接続構

成は変わらず、スキャナー処理系の画像データ制御部 2 0 3 を不要とした構成となっている。

【0 1 0 7】

プリント出力するための画像データ（プリント用データ）は、ネットワーク 3 0 6 もしくは汎用のシリアルバス 3 0 7 により P C 2 2 3 から入力され、ビットマップに展開され、その画像を、画像メモリー・アクセス制御部 2 2 1 からパラレルバス 2 2 0 経由でビデオ・データ制御部 2 0 5 へ転送する。

【0 1 0 8】

ビデオ・データ制御部 2 0 5 の制御信号は、システム・コントローラー 2 3 1 から画像メモリー・アクセス制御部 2 2 1 経由でビデオ・データ制御部 2 0 5 へ転送される。ビデオ・データ制御部 2 0 5 において、制御信号はシリアルデータに変換され、シリアルバス経由でプロセス・コントローラー 2 1 1 に転送される。プロセス・コントローラー 2 1 1 は、この制御信号にもとづき作像ユニット 2 0 6 における書き込み制御をおこなう。

【0 1 0 9】

図 7 は、多機能な画像処理をおこなう画像処理装置の制御の一例を示すブロック図である。画像処理装置は、画像データ制御部 2 0 3 からビデオ・データ制御部 2 0 5 へのデータ転送についてはパラレルバス 2 2 0 を経由せず、専用のデータバスを用いる。これにより、パラレルバス 2 2 0 の有効利用、システムのパフォーマンス向上を図ることができる。

【0 1 1 0】

具体的には、システム・コントローラー 2 3 1 とプロセス・コントローラー 2 1 1 の役割分担により画像処理装置の処理パフォーマンスを上げ、プロセス・コントローラー 2 1 1 はシステム・コントローラー 2 3 1 のコプロセッサ的働きを担うことにより、画像書込ユニット 1 0 4 を中心とする書き込み制御、画像処理制御をおこなう。

【0 1 1 1】

つぎに、圧縮／伸張モジュール 4 1 2 の動作について説明する。図 8 は、画像データの圧縮／伸張動作の概略を示すブロック図であり、同図（a）は、画像デ

ータの圧縮（符号化）の場合の画像データのパスを示し、同図（b）は、符号化データ（圧縮された画像データ）の伸張（復号化）の場合の画像データのパスを示す。

【0 1 1 2】

圧縮／伸張モジュール 4 1 2 は、圧縮器 8 0 1、伸張器 8 0 2 およびデータパス制御部 8 0 3 から構成される。また、圧縮／伸張モジュール 4 1 2 とメモリー群 2 2 2 との間で画像データの送受信制御をおこなう DMAC 4 1 4 は、画像データアクセス用 DMAC（画像用 DMAC）8 0 4 と符号データアクセス用 DMAC（符号用 DMAC）8 0 5 等とから構成される。メモリー群 2 2 2 へのアクセスに際し、画像データと符号データとで DMAC のチャンネルを異なる構成とするため、DMAC 上でデータ衝突は発生しない。

【0 1 1 3】

図 8（a）において、圧縮／伸張モジュール 4 1 2 は画像データを、メモリー群 2 2 2 からメモリー制御部 4 0 7、アクセス制御部 4 0 9 を経由して、画像用 DMAC 8 0 4 から取り込む。続いて圧縮器 8 0 1 は画像データの画素間の冗長な相関情報を排除し、符号化することによりデータ圧縮をおこなう。符号化されたデータ（符号化データ）はデータパス制御部 8 0 3 において符号用 DMAC 8 0 5 へ転送され、アクセス制御部 4 0 9 およびメモリー制御部 4 0 7 を経由してメモリー群 2 2 2 に格納される。

【0 1 1 4】

図 8（b）において、圧縮／伸張モジュール 4 1 2 は符号化データを、メモリー群 2 2 2 からメモリー制御部 4 0 7、アクセス制御部 4 0 9 を経由して、符号用 DMAC 8 0 5 から取り込む。続いて伸張器 8 0 2 は符号化データの画素間の相関情報を補完し復号化することによりデータ伸張をおこなう。

【0 1 1 5】

伸張された画像データはデータパス制御部 8 0 3 において画像用 DMAC 8 0 4 へ転送され、アクセス制御部 4 0 9 およびメモリー制御部 4 0 7 を経由してメモリー群 2 2 2 に格納される。また、伸張された画像データは、必要に応じて画像用 DMAC 8 0 4 を介さず、パラレルバス制御部 4 0 2、ネットワーク制御部

4 0 3 もしくはシリアルポート制御部 4 0 5 にて外部バスへ転送される。

【 0 1 1 6 】

図 9 は、本実施の形態に係るメモリー制御部の概略構成図である。メモリー制御部 4 0 7 は、画像データを一時格納するデータバッファ 9 0 1 と、データバス制御部 9 0 2 と、出力 I / F 9 0 3 と、制御コマンドのデコード等をおこなう要求制御部 9 0 4 と、データの入出力を制御する入出力制御部 9 0 5 と、外部メモリーのアクセスを制御する外部メモリーアクセス制御部 9 0 6 と、入力 I / F 9 0 7 と、メモリー制御部 4 0 7 における各コマンドの制御をおこなうコマンド制御部 9 0 8 と、から構成される。

【 0 1 1 7 】

メモリー制御部 4 0 7 は、アクセス制御部 4 0 9 とメモリー群 2 2 2 との間で画像データの送受信をおこなう。アクセス制御部 4 0 9 は、前述のように、各 D M A C とインターフェースし、また、システム I / F 4 0 1 によりシステム・コントローラ 2 3 1 と接続し、システム・コントローラ 2 3 1 のメモリー群 2 2 2 への介入、アクセス調停のためのコマンド受け付けをおこなう。

【 0 1 1 8 】

多数の D M A C とシステム・コントローラ 2 3 1 のメモリー群 2 2 2 へのアクセス要求に対し、メモリー制御部 4 0 7 は、メモリー群 2 2 2 からの画像データの読み出し、メモリー群 2 2 2 への画像データの書き込みをおこなう。このアクセスは通常独立しておこなうことが可能である。

【 0 1 1 9 】

一方、競合する複数の読み出し要求、もしくは書き込み要求が発生した場合は、アクセス制御部 4 0 9 からの優先順位を判断し、システム・コントローラ 2 3 1 からのコマンド制御を受け付け、メモリー制御部 4 0 7 とアクセス制御部 4 0 9 とのバスを切り替え、優先順位の高いアクセスを許可する。

【 0 1 2 0 】

このとき、メモリー群 2 2 2 への書き込みが許可されない D M A C はデータ保持ができないので、外部のユニットからメモリー群 2 2 2 へ画像データを入力することができない。この場合はシステム・コントローラ 2 3 1 の制御により、

外部ユニットに対し「待ち」の制御信号を送出し、画像メモリー・アクセス制御部 2 2 1 へのデータ入力動作を禁止しておく。

【 0 1 2 1 】

メモリー群 2 2 2 へのアクセスが許可された D M A C もしくはシステム I / F 4 0 1 からの画像データは、メモリー制御部 4 0 7 へ転送され、当該画像データの入力を許可したシステム・コントローラー 2 3 1 の制御コマンドも併せてメモリー制御部 4 0 7 へ転送される。画像データはデータバッファ 9 0 1 へ一時格納され、データパス制御部 9 0 2 によりメモリー群 2 2 2 へ当該画像データを出力すべく出力 I / F 9 0 3 へパスがスイッチされる。このときパスの制御はシステム I / F 4 0 1 からの制御コマンドを要求制御部 9 0 4 がデコードし、入出力制御部 9 0 5 で出力 I / F 9 0 3 のメモリー群 2 2 2 へのアクセスを活性化（許可）する。

【 0 1 2 2 】

外部メモリーアクセス制御部 9 0 6 は、D M A C もしくはシステム・コントローラー 2 3 1 から送られる制御系データ（制御コマンド）にもとづいて、メモリー群 2 2 2 におけるアドレス制御をおこなうために、メモリー群 2 2 2 に対する制御信号を生成する。生成した制御信号と画像データとをメモリー群 2 2 2 側へ転送し、メモリー群 2 2 2 は画像データの格納をおこなう。

【 0 1 2 3 】

一方、メモリー群 2 2 2 に格納されたデータの読み出しは、メモリー群 2 2 2 へのアクセスが許可された D M A C もしくはシステム・コントローラー 2 3 1 からの制御系データにもとづいて、メモリー群 2 2 2 のアドレス制御をおこなうことによりおこなう。このとき、外部メモリーアクセス制御部 9 0 6 でメモリー群 2 2 2 に対する制御信号を生成する。

【 0 1 2 4 】

続いて、外部メモリーアクセス制御部 9 0 6 からメモリー群 2 2 2 へ制御信号を転送し、メモリー群 2 2 2 から画像データの読み出し処理をおこない、アクセスした画像データを入力 I / F 9 0 7 によりメモリー制御部 4 0 7 に取り込む。取り込まれた画像データはデータパス制御部 9 0 2 によりデータバッファ 9 0

1 に一時格納され、アクセス制御部 4 0 9 を介して、要求もとのチャンネルへ転送される。

【 0 1 2 5 】

以上説明したように、本実施の形態に係る画像処理装置は、システム全体を一元管理するとともに、メモリー群を各手段において競合することなく共有することができ、これにより、多機能を実現する際のシステムにおける各資源の有効活用を図り、システム全体として最適な制御ができる。

【 0 1 2 6 】

また、本実施の形態に係る画像処理装置は、画像処理装置全体の動きを制御するシステム・コントローラーと、画像データを記憶する共有のメモリー群と、外部のユニットとメモリー群との画像データの送受信を制御する画像メモリー・アクセス制御部を一つにモジュール化するので、画像データのアクセス（メモリー群へのアクセス）に関するパフォーマンスの変更は、装置規模または装置の能力に応じて、このコントローラーユニット 3 0 1 の交換のみで対応することができる。

【 0 1 2 7 】

【発明の効果】

以上説明したように、請求項 1 に記載の発明によれば、システム制御手段が、前記送信元検知手段により検知された画像データの送信元に応じて前記画像メモリー制御手段を制御して、前記画像メモリーに対する当該画像データの送信順序を決定するので、システム全体を一元管理するとともに、画像メモリーを各手段において競合することなく共有することができ、これにより、多機能を実現する際のシステムにおける各資源の有効活用を図り、システム全体として最適な制御が可能な画像処理装置が得られるという効果を奏する。

【 0 1 2 8 】

また、請求項 2 に記載の発明によれば、請求項 1 に記載の発明において、前記画像メモリー制御手段が、画像データ制御手段を介して、前記画像読取手段および／または前記画像処理手段および／または前記画像書込手段に接続し、前記画像データ制御手段が、前記画像メモリー制御手段と、前記画像読取手段および／

または前記画像処理手段および／または前記画像書込手段との間の画像データの送受信をおこなうので、画像メモリー制御の入出力デバイスの適応化を制御することができ、これにより、多機能を実現する際のシステムにおける各資源の有効活用を図り、システム全体として最適な制御が可能な画像処理装置が得られるという効果を奏する。

【 0 1 2 9 】

また、請求項 3 に記載の発明によれば、請求項 1 または 2 に記載の発明において、前記画像メモリー、画像メモリー制御手段およびシステム制御手段を独立のコントローラユニットとして構成するので、装置全体のパフォーマンスを考慮したコントローラユニットの作り分けを容易におこなうことができ、これにより、多機能を実現する際のシステムにおける各資源の有効活用を図り、システム全体として最適な制御が可能な画像処理装置が得られるという効果を奏する。

【 0 1 3 0 】

また、請求項 4 に記載の発明によれば、請求項 1、2 または 3 に記載の発明において、前記画像メモリー制御手段が、前記各手段と接続するバスを制御するバス制御手段を備えるので、各手段との接続を容易におこない、画像データおよび制御情報の送受信を円滑におこなうことができ、これにより、多機能を実現する際のシステムにおける各資源の有効活用を図り、システム全体として最適な制御が可能な画像処理装置が得られるという効果を奏する。

【 0 1 3 1 】

また、請求項 5 に記載の発明によれば、請求項 1 ～ 4 のいずれか一つに記載の発明において、画像データ圧縮手段が画像データを圧縮し、容量判断手段が画像データの大きさが所定容量より大きいか否かを判断し、前記画像メモリー制御手段が、前記容量判断手段において画像データが前記所定容量より大きいと判断された場合に、当該画像データを前記画像データ圧縮手段に送信する制御をおこなうので、画像メモリーやバスの利用効率を向上することができ、これにより、多機能を実現する際のシステムにおける各資源の有効活用を図り、システム全体として最適な制御が可能な画像処理装置が得られるという効果を奏する。

【 0 1 3 2 】

また、請求項 6 に記載の発明によれば、請求項 1 ～ 4 のいずれか一つに記載の発明において、画像データ伸張手段が画像データを伸張し、圧縮判断手段が画像データが圧縮されたものであるか否かを判断し、前記画像メモリー制御手段が、前記圧縮判断手段において画像データが圧縮されたものと判断された場合に、当該画像データを前記画像データ伸張手段に送信する制御をおこなうので、各手段における画像データの処理を円滑におこなうことができ、これにより、多機能を実現する際のシステムにおける各資源の有効活用を図り、システム全体として最適な制御が可能な画像処理装置が得られるという効果を奏する。

【図面の簡単な説明】

【図 1】

この発明の本実施の形態に係る画像処理装置の構成を機能的に示すブロック図である。

【図 2】

本実施の形態に係る画像処理装置のハードウェア構成の一例を示すブロック図である。

【図 3】

本実施の形態に係る画像処理装置のシステム制御およびメモリー制御をおこなうコントローラユニットの構成を示すブロック図である。

【図 4】

本実施の形態に係る画像処理装置の画像メモリー・アクセス制御部の各種制御を示すブロック図である。

【図 5】

本実施の形態に係る画像処理装置のシステム制御とバス接続の基本構成の一例を示したブロック図である。

【図 6】

単体プリンターの制御構成の一例を示すブロック図である。

【図 7】

多機能な画像処理をおこなう画像処理装置の制御の一例を示すブロック図である。

【図 8】

圧縮／伸張モジュールにおける画像データの圧縮／伸張動作の概略を示すブロック図である。

【図 9】

本実施の形態に係るメモリー制御部の概略構成図である。

【図 1 0】

従来技術に係るデジタル複合機のハードウェア構成を示すブロック図である。

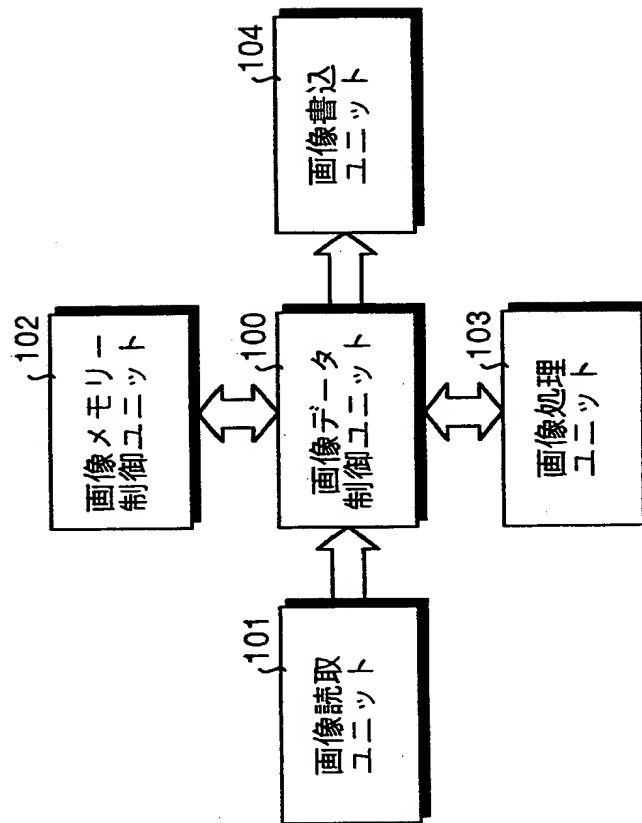
【符号の説明】

- 1 0 0 画像データ制御ユニット
- 1 0 1 画像読取ユニット
- 1 0 2 画像メモリー制御ユニット
- 1 0 3 画像処理ユニット
- 1 0 4 画像書込ユニット
- 2 0 1 読取ユニット
- 2 0 2 センサー・ボード・ユニット
- 2 0 3 画像データ制御部
- 2 0 4 画像処理プロセッサ
- 2 0 5 ビデオ・データ制御部
- 2 0 6 作像ユニット
- 2 1 0 シリアルバス
- 2 1 1 プロセス・コントローラー
- 2 2 0 パラレルバス
- 2 2 1 画像メモリー・アクセス制御部
- 2 2 2 メモリー群
- 2 2 4 ファクシミリ制御ユニット
- 2 3 1 システム・コントローラー
- 2 3 5 フォントデータ ROM
- 2 3 7 ローカルバス

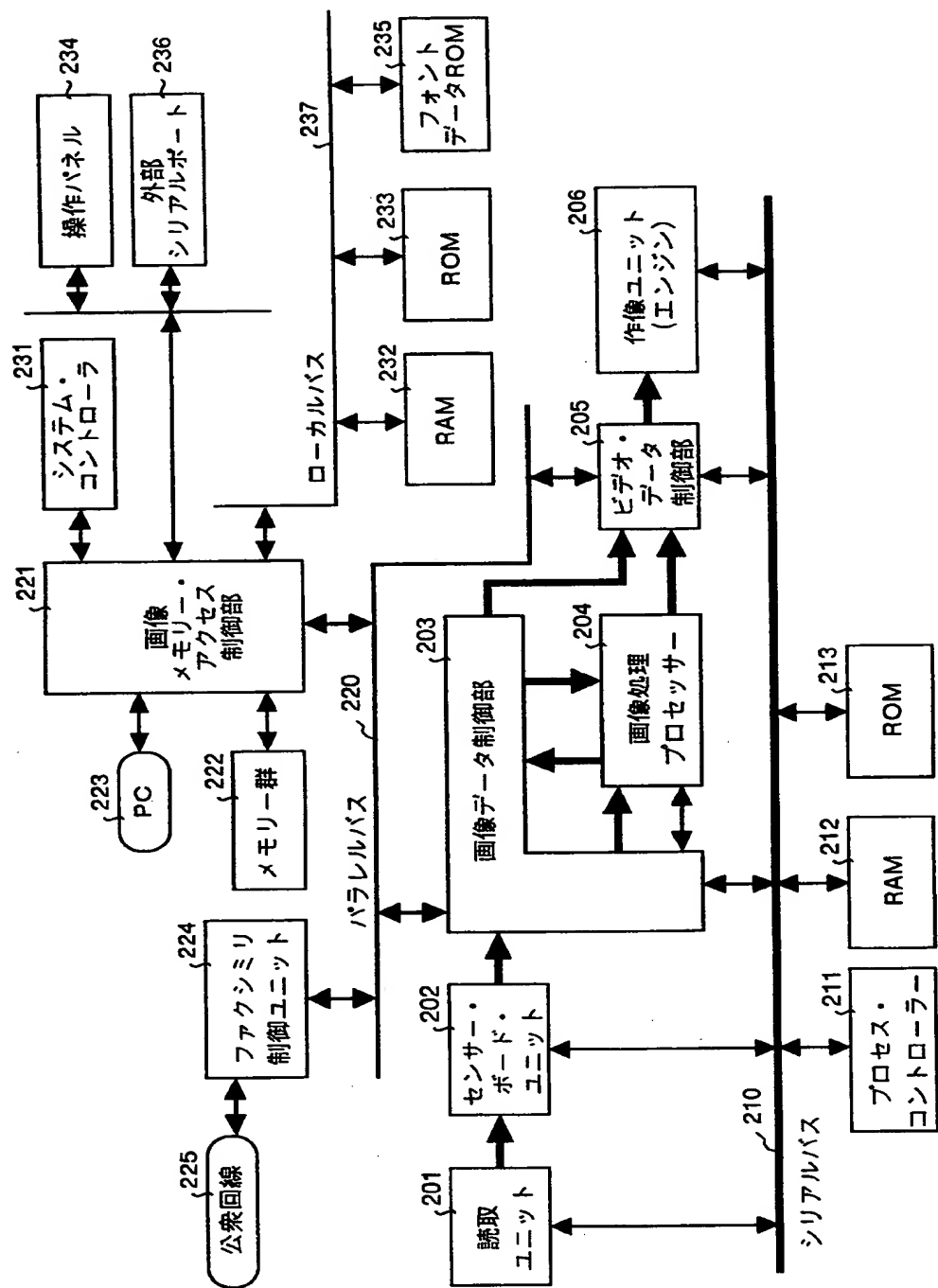
- 3 0 1 コントローラーユニット
- 3 0 2 パラレルバス I / F
- 3 0 3 ネットワーク I / F
- 3 0 4 シリアルバス I / F
- 3 0 5 ローカルバス I / F
- 3 0 6 ネットワーク
- 3 0 7 シリアルバス
- 4 0 2 パラレルバス制御部
- 4 0 3 ネットワーク制御部
- 4 0 4 シリアルポート
- 4 0 5 シリアルポート制御部
- 4 0 6 ローカルバス制御部
- 4 0 7 メモリー制御部
- 4 0 8, 4 1 0, 4 1 1, 4 1 4, 4 1 5 DMAC
- 4 0 9 アクセス制御部
- 4 1 2 圧縮／伸張モジュール
- 4 1 3 画像編集モジュール
- 8 0 1 圧縮器
- 8 0 2 伸張器

【書類名】 図面

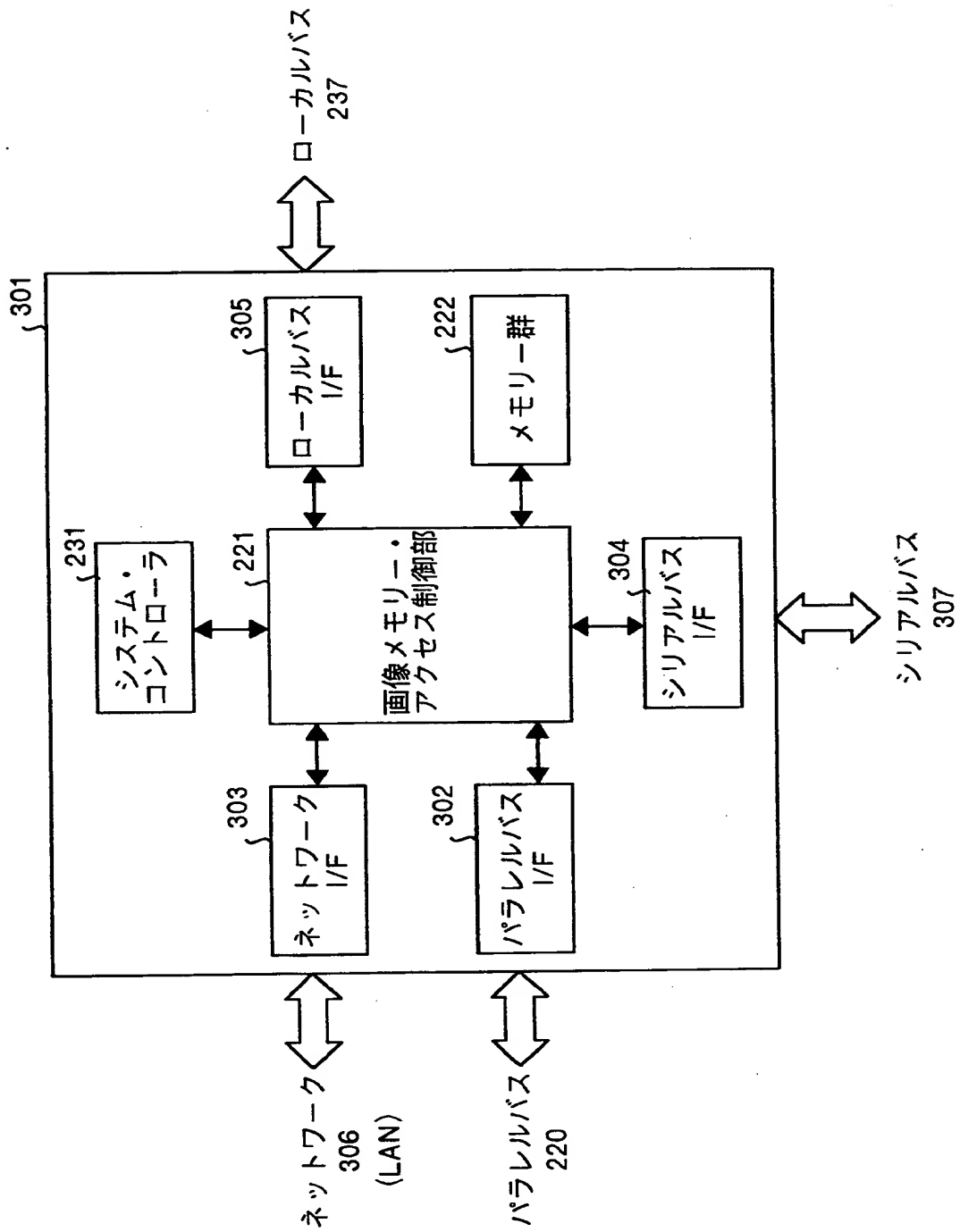
【図 1】



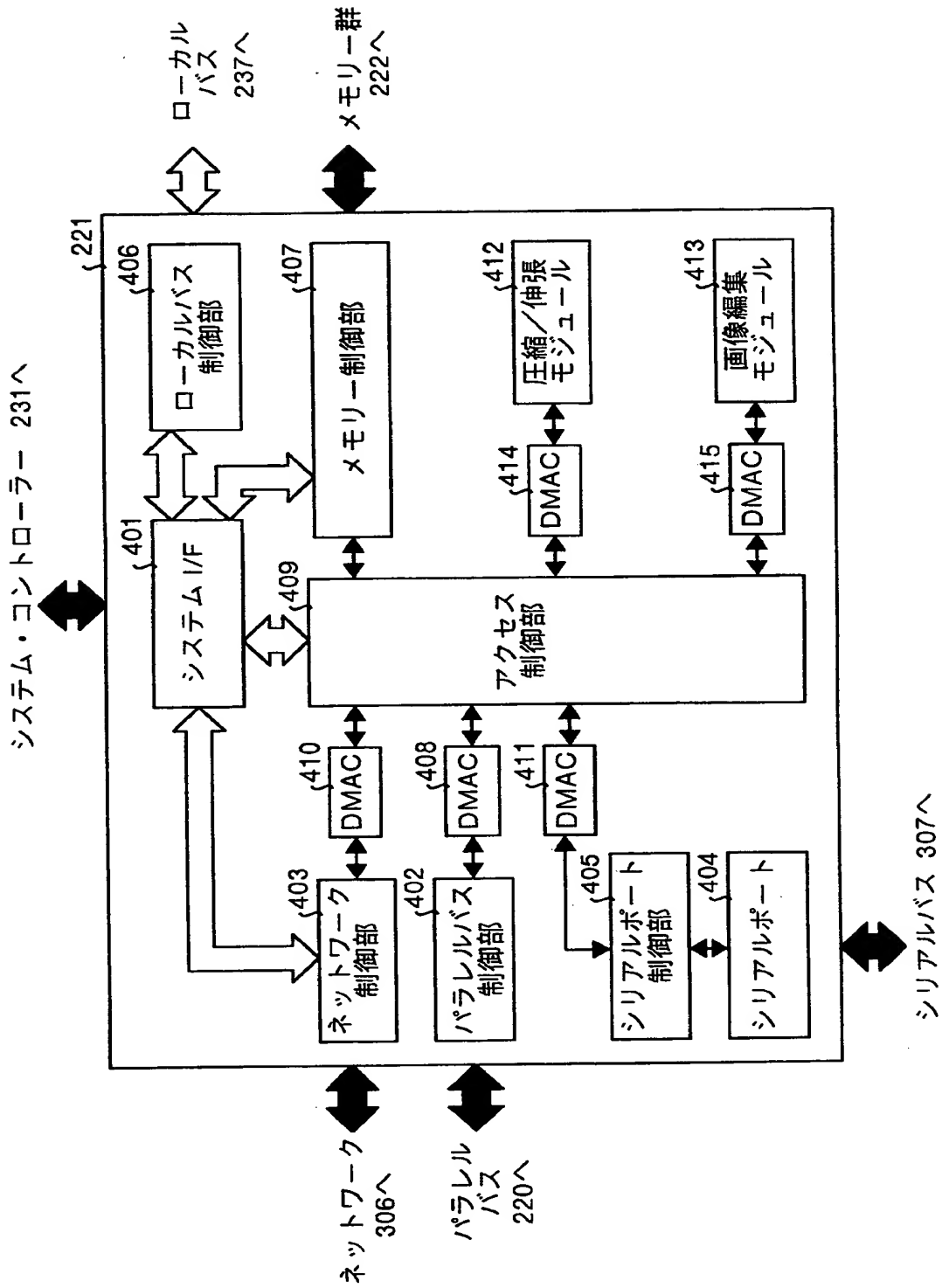
【図 2】



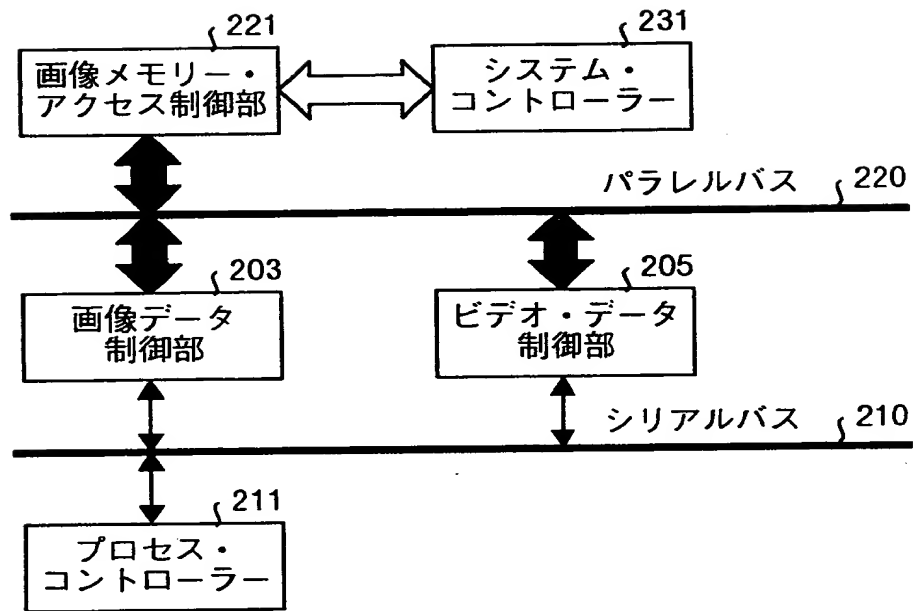
【図 3】



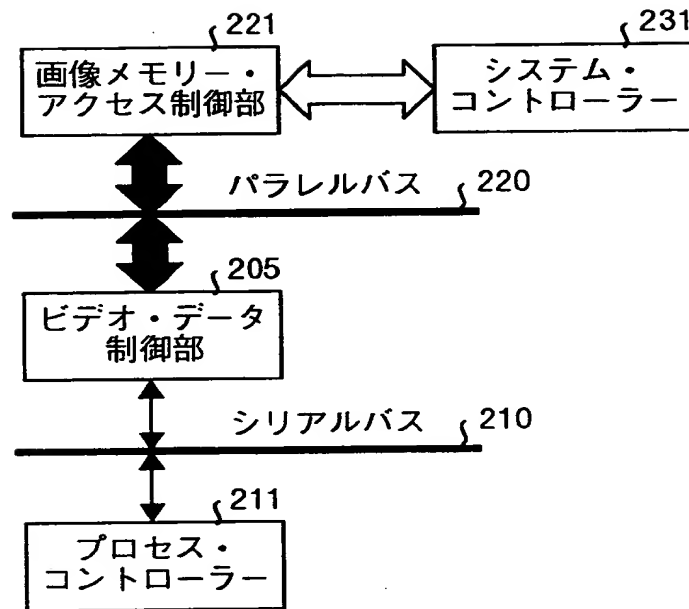
【図 4】



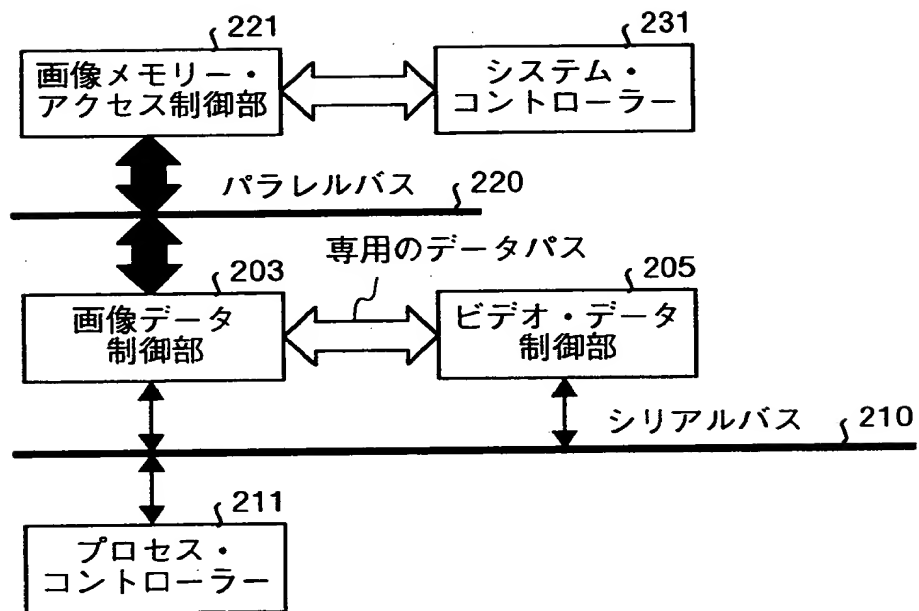
【図 5】



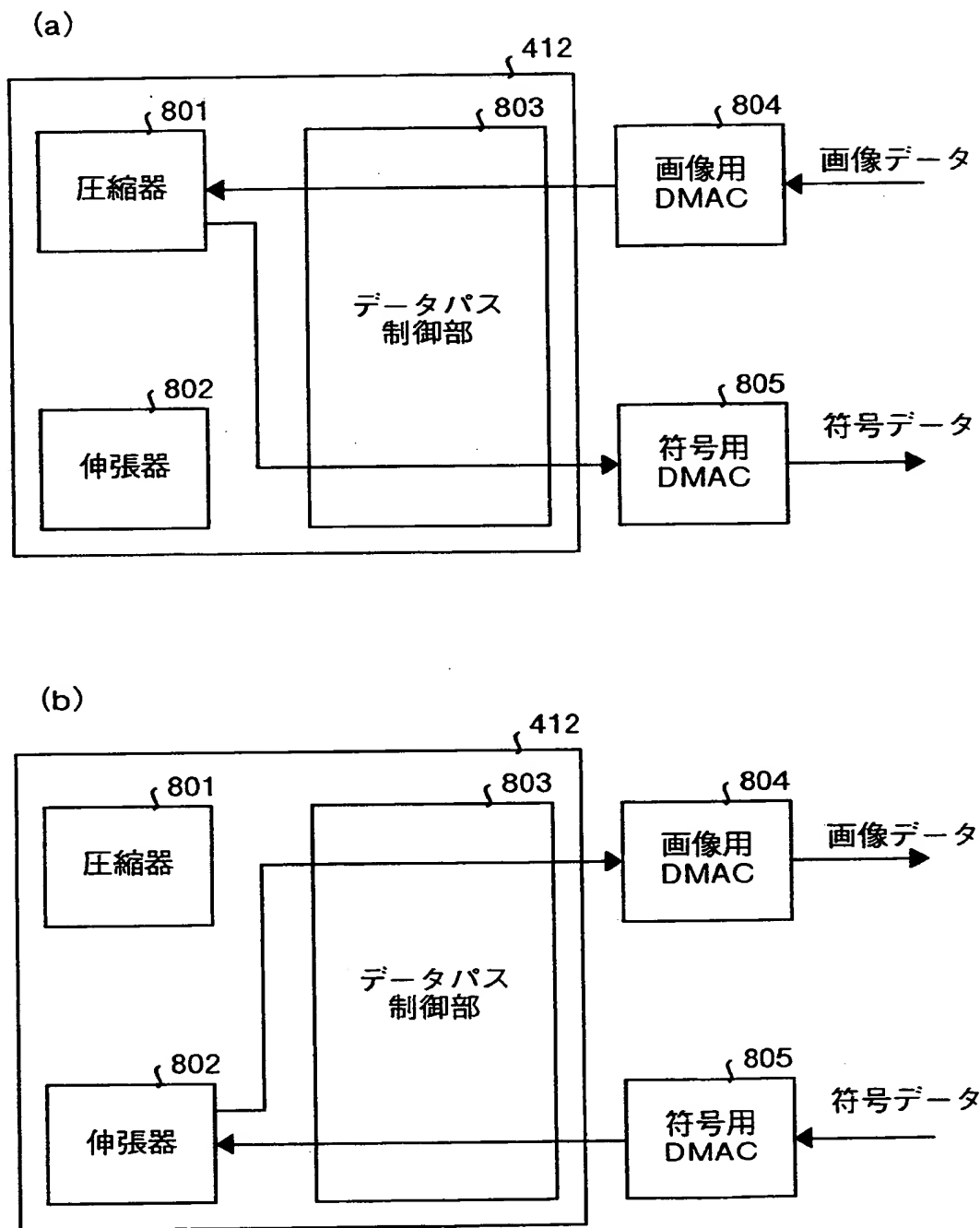
【図 6】



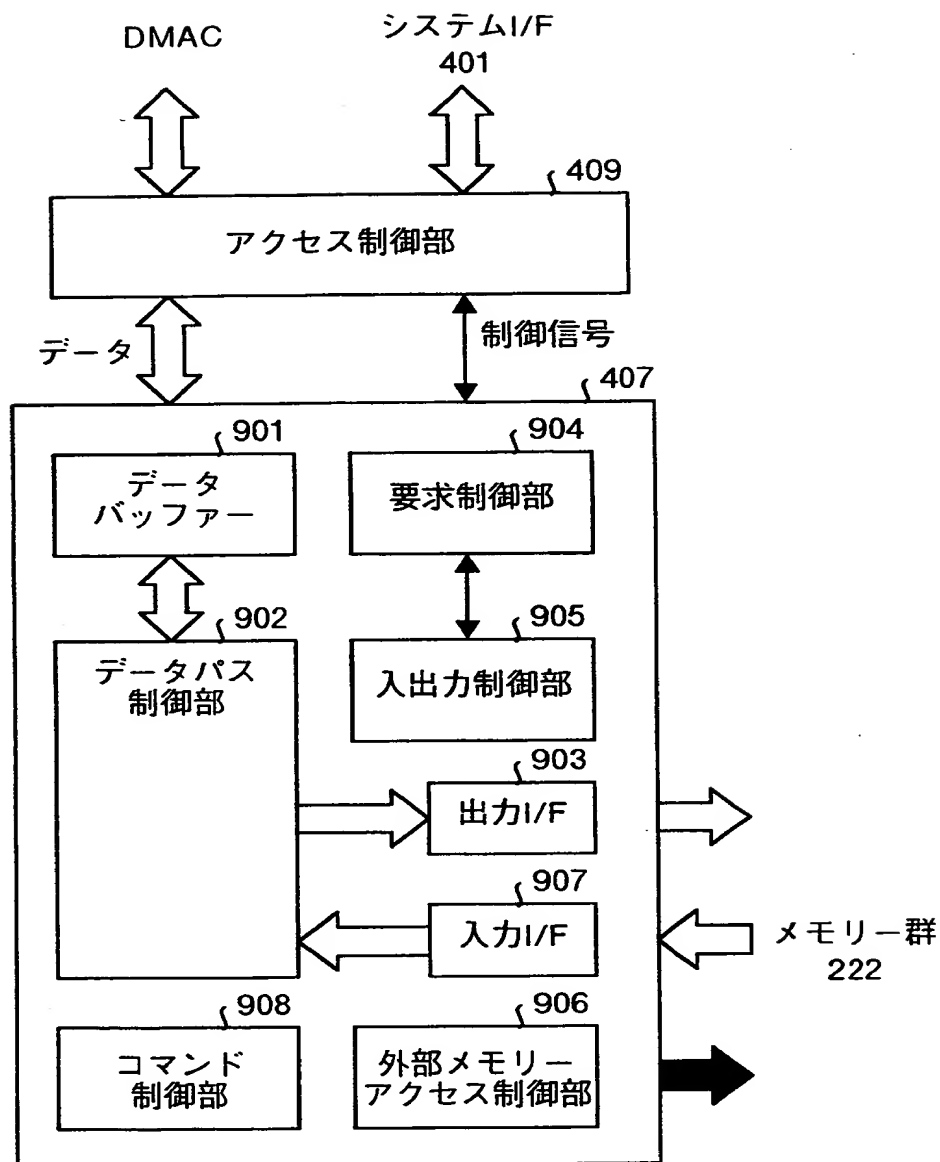
【図 7】



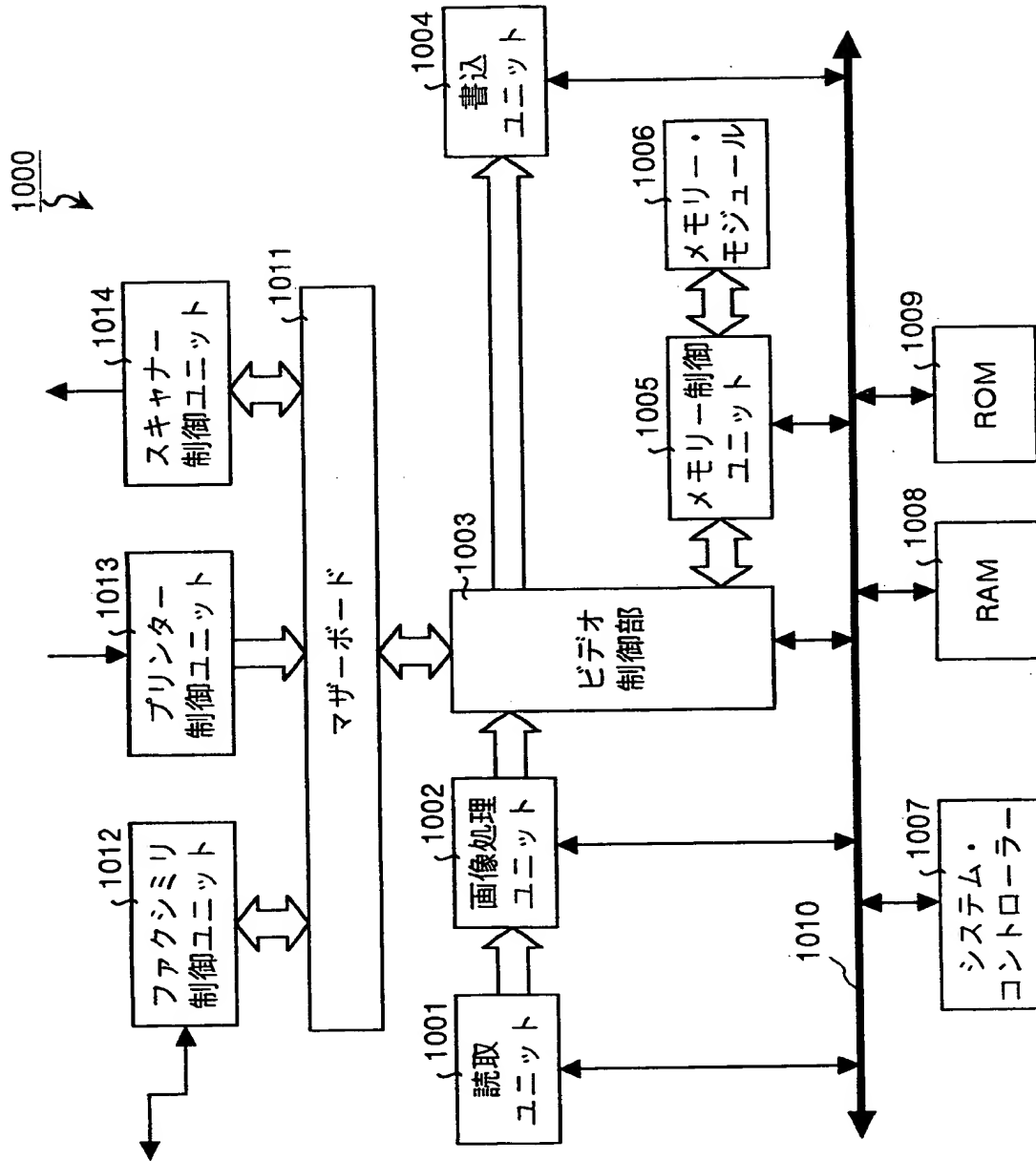
【図 8】



【図 9】



【図 1 0】



【書類名】 要約書

【要約】

【課題】 多機能を実現する際のシステムにおける各資源の有効活用を図り、システム全体として最適な制御が可能な画像処理装置を提供すること。

【解決手段】 画像処理装置は、画像読取処理ユニット等の少なくとも一つの機能ユニットに接続するコントローラユニット 3 0 1 を備え、ネットワーク I / F 3 0 3 もしくはパラレルバス I / F 3 0 2 により画像データの入力元を検知し、画像メモリー・アクセス制御部 2 2 1 が各機能ユニットから入力する画像データをメモリー群 2 2 2 に送信するとともにメモリー群 2 2 2 に記憶されている画像データを機能ユニットへ送信し、システム・コントローラ 2 3 1 が装置全体を制御するとともに画像データの入力元に応じて画像メモリー・アクセス制御部 2 2 1 を制御して、メモリー群 2 2 2 に対する当該画像データの送信順序を決定する。

【選択図】 図 3

出 願 人 履 歴 情 報

識別番号 [000006747]

1. 変更年月日	1990年 8月24日
[変更理由]	新規登録
住 所	東京都大田区中馬込1丁目3番6号
氏 名	株式会社リコー